

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **02195758 A**

(43) Date of publication of application: **02.08.90**

(51) Int. Cl **H04L 12/56**

(21) Application number: **01014672**

(22) Date of filing: **24.01.89**

(71) Applicant: **NIPPON TELEGR & TELEPH
CORP <NTT>**

(72) Inventor: **OBARA HITOSHI
UEMATSU HITOSHI
OKAMOTO SATOSHI**

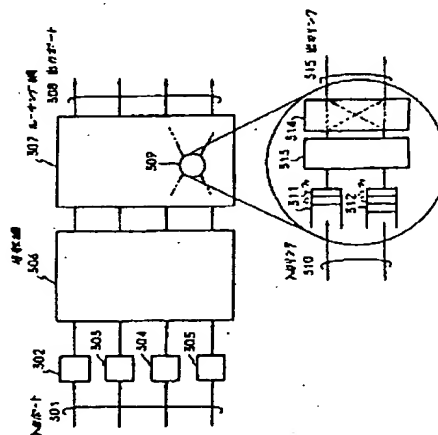
**(54) SEQUENTIAL CONTROL METHOD FOR CELL
OF SELF-ROUTING SWITCH**

(57) Abstract:

PURPOSE: To preserve the time sequence of a cell while using the feature of distributed constitution by referring to arrival time attached on an input cell, and sending the cell with earlier arrival time preferentially to a desired output link.

CONSTITUTION: After the arrival time is attached on the input cell by time stamp attaching circuits 302-305, a distribution network 306 functioning as a spatial switch which performs random connection is load-distributed, and the arrival time is compared at the time stamp comparator 313 of a switch 309 of unit (2x2) of a routing network 307. And the cell starting from the one with the earlier arrival time is outputted to the desired output link 315 via a switch 314 which performs the sending of the cell to a corresponding output link.

COPYRIGHT: (C)1990,JPO&Japio



⑩ 日本国特許庁(JP) ⑪ 特許出願公開
⑫ 公開特許公報(A) 平2-195758

⑬ Int. Cl.⁸ 識別記号 庁内整理番号 ⑭ 公開 平成2年(1990)8月2日
H 04 L 12/56 7830-5K H 04 L 11/20 1 0 2 Z
審査請求 未請求 請求項の数 1 (全5頁)

⑮ 発明の名称 自己ルーティングスイッチのセル順序制御法

⑯ 特 願 平1-14672

⑰ 出 願 平1(1989)1月24日

特許法第30条第1項適用 昭和63年8月15日、社団法人電子情報通信学会発行の「昭和63年電子情報通信学会秋季全国大会講演論文集」に発表

⑱ 発 明 者 小 原 仁 東京都千代田区内幸町1丁目1番6号 日本電信電話株式会社内
⑲ 発 明 者 上 松 仁 東京都千代田区内幸町1丁目1番6号 日本電信電話株式会社内
⑳ 発 明 者 岡 本 聡 東京都千代田区内幸町1丁目1番6号 日本電信電話株式会社内
㉑ 出 願 人 日本電信電話株式会社 東京都千代田区内幸町1丁目1番6号
㉒ 代 理 人 弁理士 玉蟲 久五郎 外1名

明 細 書

1. 発明の名称

自己ルーティングスイッチのセル順序制御法

2. 特許請求の範囲

入力セルにその行先の出力ポート番号を付与し、セル毎にランダムな経路により分けてスイッチ内のリンクの負荷を均一化するための分散網と、それに縦横に接続され、セルの行先の出力ポート番号を参照して該当出力ポートまで送出するルーティング網より構成される自己ルーティングスイッチにおいて、

入力セルに到着時刻を付加するための第1の手段と、

分散網とルーティング網を構成する単位スイッチ回路に、入力セルに第1の手段において付加された時刻を読みとり、前記単位スイッチ回路のすべての入力セルの時刻を比較して、その時刻の早いものから優先的にその単位スイッチの該当出力に

送出させる第2の手段、

を各入力ポートあるいは各単位スイッチに分散配置することを特徴とする自己ルーティングスイッチのセル順序制御法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は 2×2 の単位スイッチを基本とする Banyan 網を多段接続して構成される分散形 ATM (Asynchronous Transfer Mode) スイッチ即ち非同期転送モードスイッチにおけるセル順序保存方法に関する。

(従来の技術)

以下の説明は $n \times n$ の単位スイッチについても成立するが、簡単のため $n=2$ とする。

2×2 単位スイッチを基本とする Banyan 網を用いた従来の分散形 ATM スイッチの構成例を第2図に示す。第2図は本発明に関係する部分を以下の文献より簡易化して引用したものである。

(文献: J. S. Turner, "Design of an integrated services packet network", proceeding of 9th Data Communication Symposium, page 124-133, September 1985)

第2図は全体として 8×8 のスイッチを構成しており、前半のBanyan網(105)は入力セル(102)にそのセルの行先の出力ポート番号(103)を付加したセルブロックを、その行先とは無関係にランダムな方路にルーティングする分散網として動作する。この結果、スイッチ内の各リンクのフロー量が均一化され、スイッチ内部の一部のリンクに負荷が集中することによって生ずるブロッキングが回避できる。後半のBanyan網(106)はセルの行先の出力番号(103)に従い、該当する出力ポート102に向うリンクにルーティングするルーティング網である。Banyan網はある入力のポートから、ある出力ポ

ートへの経路は一意に定まり、その経路情報は行先の出力ポート番号で与えられるという性質があることはよく知られており、自己ルーティングスイッチとも呼ばれている。分散網(105)の動作モードはいくつか知られているが、簡単のため 2×2 単位スイッチ(104)は独立、かつランダムに動作するものとする。すなわち、 2×2 単位スイッチ104はセルに同期して110か111の接続パターンをランダムに提供する。一方、従来のルーティング網(106)の 2×2 単位スイッチ(109)の構成を第3図に示す。201は入力リンク、202は入力セルの行先に対応した出力リンクにセルを送出するためのスイッチ、205は出力リンク、203、204は送出待ちのバッファである。

(発明が解決しようとする課題)

第2図の従来のスイッチは各 2×2 単位スイッチが独立に動作する分散形の構成となり、エレメントの追加により大規模化が容易なこと、分散網

によるトラヒック分散のため、多様な入力トラヒックに対して、内部ブロックが発生せず安定に動作するなどの特長がある。しかしながら、この分散網の動作に起因して、セルの時間順序が保存されないという欠点があった。

たとえば、第2図において、ある入力ポートに同じ出力ポートに向うセルが連続して入力されたと仮定する。その2つのセルは同じ回線に属しており、入力の順番に出力される必要がある。その2つのセルは分散網の動作により、第2図の異なった経路を辿って出力される。この様子を第2図の107と108に示す。これは第1番目の入力ポートより第1番目の出力ポートにスイッチングされるセルがスイッチ内部では別々の経路を通過することを示す。一般に107と108の経路の遅延時間は異なり、連続して入力した2つのセルのうち、最初のセルの遅延 d_1 が次のセルの遅延 d_2 より2セル時間以上大きいとセルの順序が逆転する。

この欠点を解決する方法として、各回線毎にセ

ルに順番を付与し、出力ポートでその順番を監視し、逆転している場合はセルをバッファに蓄積しておいて順序を補正することが考えられる。しかし、1本の入力および出力ポートには多数の回線が多重化されており、各回線毎に順序を監視、補正しなければならないため、Gb/sオーダーの伝送速度では実現が困難となり、その処理回路が複雑化、大規模化するという欠点があった。

(課題を解決するための手段)

本発明の目的は第2図に示した従来のスイッチが分散構成であるという特長を活かしたまま、セルの時間順序が保存可能なスイッチ構成を提供することにある。

本発明は以下の2つの主要な特徴を有している。

入力セルに行先の出力ポート番号の他に到着時刻を付加するための第1の手段を有することが第1の主要な特徴である。また、 2×2 単位スイッチに従来の機能の他に、2本の入力リンクに到着するセルに付加された到着時刻を識別し、それら

の2つのセルの到着時刻の早い方を優先的に希望の出力リンクに送出する第2の手段を付加することが第2の主要な特徴である。

以上の第1及び第2の2つの手段はセル順序保存のために付加したものであり、従来のスイッチ回路にはない新たなものである。また、出力ポートにおいて集中的にセル順序を監視・制御する方式と比較すると、本発明はセル順序制御のための制御回路が2×2単位スイッチ内に分散して配備される点が従来技術と異なる。

(実施例)

第1図は本発明の実施例を示す図であって、301はセルが入力される入力ポートであり、各入力ポートのセル位相は揃っており、かつ、そのセルの行先がヘッダに付加されているとする。(ここでこの処理に必要な回路は簡単のため省略している。) 302～305は入力セルに到着時刻を付加するためのタイムスタンプ回路、306は分散網、307はルーチング網、308は出力ポ

ートである。306の分散網はトポロジー、機能とも105と同等である。307のルーチング網のトポロジーは106と同等である。309はルーチング網の2×2単位スイッチであり、その内部構成を310～315に示す。310は2×2単位スイッチの入力リンク、311、312はバッファ、313はセルに付加された到着時刻(タイムスタンプ)の大小を比較し、小さい方を識別・選択する比較回路、314はセルの行先の出力ポート番号を識別して該当の方路に送出するためのスイッチ、315は2×2単位スイッチの出力リンクである。

第1図において、入力セルは302～305のタイムスタンプ回路で到着時刻が付与された後、分散網(306)により負荷分散が行われる。分散網(306)は第2図に関連して説明したようにランダムな接続を行う空間スイッチとして動作するため、306の出力リンクでは入力セルの時間順序は保存されている。

よつて、第1図に示したスイッチでセル順序の

逆転が発生しないことを保証するためには、ルーチング網(307)でセル順序が逆転しないことを示せばよい。このためには、セルに付与されたタイムスタンプで示される時間順序が逆転しないことを示せばよい。

ルーチング網(307)は106と同様に多段構成となっている。上述のように307の入力リンクではセルの時間順序は保存されている。さて、このような条件で1段目の2×2スイッチを通過した後では、2×2単位スイッチ内のタイムスタンプ比較回路313の機能によりやはりセルの時間順序は保存される。以下、ルーチング網の各段で同様の議論が成立するから、ルーチング網(307)全体としてセルの時間順序は保存される。

以上より第1図のスイッチではセル順序の逆転が発生しないことが証明された。

(発明の効果)

以上説明したように、本発明のスイッチではセル順序の逆転は発生しないことと、これを實現す

るために、

① 従来のスイッチにわずかの回路を付加すればよい。すなわち、タイムスタンプ付加回路とタイムスタンプ比較回路であり、前者はカウンタ出力をヘッダに付加するだけでよく、後者はコンパレータ回路で実現できる。

② 全体として分散構成となる。すなわち、タイムスタンプ付加回路は入力ポート対応に付加すればよい。タイムスタンプ比較回路はルーチング網の各2×2単位スイッチに配備すればよい。

以上第1及び第2の2つの手段はセル順序保存のために付加したものであり、従来のスイッチ回路にはない新たなものである。また出力ポートにおいて集中的にセル順序を監視・制御する方式と比較すると、本発明はセル順序制御のための制御回路が2×2単位スイッチ(309)内に分散して配備される点で、多段接続形構成の自己ルーチング性、均一なスイッチエレメントの組合せによる構成などの本来のメリットを確保しつつ、わずかな上記付加回路で分散制御により時間順序を保

存できるという利点がある。

よつて、本発明は、①セル順序保存のために必要となる付加回路規模が小さく、経済的である。
②分散構成のための増設が容易、均一な回路構成となるので、回路設計が容易、LSI化に適する
という利点がある。

4. 図面の簡単な説明

第1図は本発明の制御法を適用したATMスイッチの実施例、第2図は従来のBanyan網を用いたATMスイッチの構成、第3図は従来のルーチング網における2×2単位スイッチの構成である。

101…入力ポート、102…入力セル、103…出力ポート、104…分散網の2×2単位スイッチ、105…分散網、106…ルーチング網、107、108…ある回線に属するセルがスイッチ内部の複数経路を通ることを示すルートの例、109…ルーチング網の2×2単位スイッチ、110、111…

分散網の2×2単位スイッチ(104)の接続モード、201…2×2単位スイッチの入力リンク、202…入力セルの行先を識別して該当の出力リンクに送出するスイッチ、203、204…セル送出待ちのバッファ、205…出力リンク、301…入力ポート、302～305…タイムスタンプ付加回路、306…分散網、307…ルーチング網、308…出力ポート、309…ルーチング網の2×2単位スイッチ、310…入力リンク、311、312…バッファ、313…タイムスタンプ比較回路、314…セルの行先識別と該当出力リンクへの送出を行うスイッチ、315…出力リンク

特許出願人 日本電信電話株式会社
代理人 弁理士 玉 島 久五郎
(外1名)

